

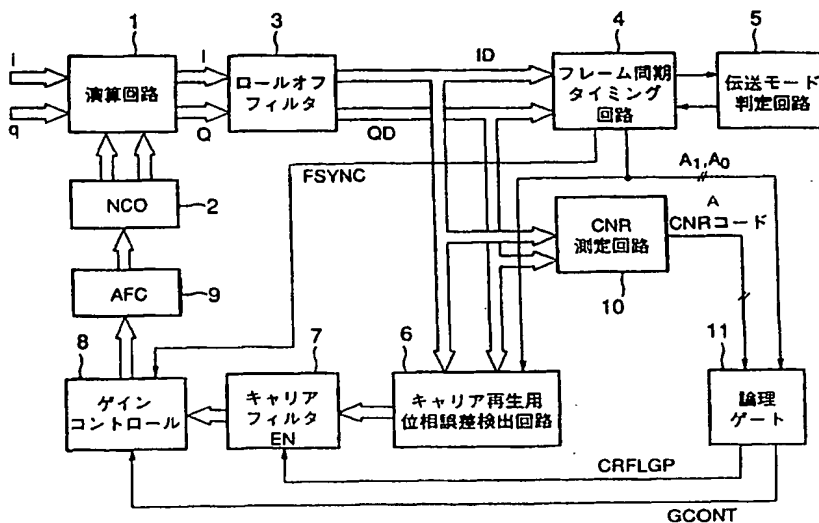
(51) 国際特許分類 H04L 27/22	A1	(11) 国際公開番号 WO99/29075
		(43) 国際公開日 1999年6月10日(10.06.99)
(21) 国際出願番号 PCT/JP98/05379	堀井昭浩(HORII, Akihiro)[JP/JP] 〒228-0011 神奈川県座間市相武台3-4719-5 108号室 Kanagawa, (JP)	
(22) 国際出願日 1998年11月30日(30.11.98)	松田昇治(MATSUDA, Shoji)[JP/JP] 〒194-0021 東京都町田市中町二丁目2番8号 313号室 Tokyo, (JP)	
(30) 優先権データ 特願平9/341870 1997年11月28日(28.11.97) JP	(74) 代理人 弁理士 岡部正夫, 外(OKABE, Masao et al.) 〒100-0005 東京都千代田区丸の内3-2-3 富士ビル602号室 Tokyo, (JP)	
(71) 出願人 (米国を除くすべての指定国について) 株式会社 ケンウッド (KABUSHIKI KAISHA KENWOOD)[JP/JP] 〒150-8501 東京都渋谷区道玄坂1-14-6 Tokyo, (JP)	(81) 指定国 CA, CN, US, 欧州特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).	
(72) 発明者; および (75) 発明者/出願人 (米国についてのみ) 加藤久和(KATOH, Hisakazu)[JP/JP] 〒150-8001 東京都渋谷区神南二丁目2番1号 日本放送協会 放送センター内 Tokyo, (JP) 橋本明記(HASHIMOTO, Akinori)[JP/JP] 〒157-8510 東京都世田谷区砧一丁目10番11号 日本放送協会 放送技術研究所内 Tokyo, (JP) 白石憲一(SHIRAISHI, Kenichi)[JP/JP] 〒240-0025 神奈川県横浜市保土ヶ谷区狩場町475-3 407号室 Kanagawa, (JP)	添付公開書類 国際調査報告書	

(54) Title: HIERARCHICAL TRANSMISSION DIGITAL DEMODULATOR

(54) 発明の名称 階層伝送デジタル復調器

## (57) Abstract

A hierarchical transmission digital demodulator which can perform stable synchronism establishment and stable demodulation by setting its demodulating operations based on a reception C/N value. The reception C/N value is measured by a CNR measuring circuit (10) upon receiving the demodulated output of an arithmetic circuit (1). Carrier reproduction is performed based on a demodulated output obtained by demodulating the modulated wave in a header section and the modulated wave of a burst symbol signal during the period until synchronism establishment, and, after synchronous acquisition, performs the demodulation output in the header section based on the output of a logical gate circuit (11) and carrier reproduction based on the burst symbol signal and a QPSK signal when the C/N value is intermediate. When the C/N value is high or low, the demodulator switches a carrier reproducing loop to a higher gain by means of a gain control circuit (8) based on a signal from the logical gate circuit (11).



1...ARITHMETIC CIRCUIT  
3...ROLL-OFF FILTER  
4...FRAME SYNCHRONIZATION TIMING CIRCUIT  
5...TRANSMISSION MODE JUDGING CIRCUIT  
6...PHASE ERROR DETECTION CIRCUIT FOR CARRIER REPRODUCTION

7...CARRIER FILTER EN  
8...GAIN CONTROL  
10...CNR MEASURING CIRCUIT  
11...LOGICAL GATE  
A...CNR CODE

(57)要約

安定した同期捕捉ができ、かつ受信C/N値に基づいて復調動作の設定が行えて安定した復調ができる階層化伝送ディジタル復調器を提供する。演算回路1からの復調出力を受けてC/N R測定回路10によって受信C/N値を測定し、同期捕捉までの期間、ヘッダ区間の被変調波およびバーストシンボル信号の被変調波を復調した復調出力に基づいてキャリア再生を行い、同期捕捉後、中C/N値のときにおける論理ゲート回路11からの出力に基づいてヘッダ区間の復調出力、バーストシンボル信号およびQ P S K信号に基づいてキャリア再生を行い、かつ高C/N値および低C/N値のときにおける論理ゲート回路11からの信号に基づいてキャリア再生ループをゲイン高にゲインコントロール回路8によって切り換える。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE	アラブ首長国連邦	ES	スペイン	LI	リヒテンシュタイン	SG	シンガポール
AL	アルバニア	FI	フィンランド	LK	スリ・ランカ	SI	スロヴェニア
AM	アルメニア	FR	フランス	LR	リベリア	SK	スロヴァキア
AT	オーストリア	GA	ガボン	LS	レソト	SL	シエラ・レオネ
AU	オーストラリア	GB	英国	LT	リトアニア	SN	セネガル
AZ	アゼルバイジャン	GD	グレナダ	LU	ルクセンブルグ	SZ	スワジランド
BA	ボスニア・ヘルツェゴビナ	GE	グルジア	LV	ラトヴィア	TD	チャード
BB	バルバドス	GH	ガーナ	MC	モナコ	TG	トーゴ
BE	ベルギー	GM	ガンビア	MD	モルドヴァ	TJ	タジキスタン
BF	ブルキナ・ファソ	GN	ギニア	MG	マダガスカル	TM	トルクメニスタン
BG	ブルガリア	GW	ギニア・ビサウ	MK	マケドニア旧ユーゴスラヴィア共和国	TR	トルコ
BJ	ベナン	GR	ギリシャ	ML	マリ	TT	トリニダード・トバゴ
BR	ブラジル	HR	クロアチア	MN	モンゴル	UA	ウクライナ
BY	ベラルーシ	HU	ハンガリー	MR	モリタニア	UG	ウガンダ
CA	カナダ	ID	インドネシア	MW	マラウイ	US	米国
CF	中央アフリカ	IE	アイルランド	MX	メキシコ	UZ	ウズベキスタン
CG	コンゴ	IL	イスラエル	NE	ニジェール	VN	ヴェトナム
CH	スイス	IN	インド	NL	オランダ	YU	ユーゴスラビア
CI	コートジボアール	IS	アイスランド	NO	ノールウェー	ZA	南アフリカ共和国
CM	カメルーン	IT	イタリア	NZ	ニュージーランド	ZW	ジンバブエ
CN	中国	JP	日本	PL	ポーランド		
CU	キューバ	KE	ケニア	PT	ポルトガル		
CY	キプロス	KG	キルギスタン	RO	ルーマニア		
CZ	チェコ	KP	北朝鮮	RU	ロシア		
DE	ドイツ	KR	韓国	SD	スーダン		
DK	デンマーク	KZ	カザフスタン	SE	スウェーデン		
EE	エストニア	LC	セントルシア				

## 明 細 書

## 階層伝送デジタル復調器

技術分野

本発明は、必要とする  $C/N$ （搬送波電力対雑音電力比）値が異なる複数の変調方式による被変調波が時間軸多重されて伝送されるデジタル被変調波を復調する階層化伝送デジタル復調器に関する。

背景技術

必要とする  $C/N$  値が異なる複数の変調方式で伝送されてくるデジタル被変調波、例えば 8 P S K 変調波、Q P S K 変調波、B P S K 変調波が時間毎に組み合わせられ、フレーム毎に繰り返し伝送される階層化伝送方式が知られている。かかる階層化伝送方式では、B P S K 変調波（バーストシンボル信号を含む）では引込み範囲が広く同期捕捉が容易なために、同期捕捉のときに B P S K 変調波（バーストシンボル信号を含む）を受信して同期捕捉を行い、同期捕捉されたときは連続して順次入力される B P S K 変調波、バーストシンボル信号（B P S K 変調波）、Q P S K 変調波、8 P S K 変調波の各信号を入力順序にしたがって復調（連続復調とも記す）を行うようにしていた。

しかし、上記したような連続復調中において受信  $C/N$  値が悪化すると、必要  $C/N$  値が高い 8 P S K 変調波の受信状態が悪化し、この悪化のために低階層である Q P S K 変調波もしくは B P S K 変調波の受信可能な限界  $C/N$  値において、8 P S K 変調波の区間でキャリアスリップが発生し、システムのフレーム同期がはずれるため実質的に高くなって受信動作が不安定になったりするという問題点があった。

本発明は、安定した同期捕捉ができ、かつ受信  $C/N$  値に基づいて復調動作の設定が行えて安定した復調ができる階層化伝送デジタル復調器を提供することを目的とする。

#### 発明の開示

本発明にかかる階層化伝送デジタル復調器は、ヘッダ区間の被変調波およびバーストシンボル信号の被変調波を復調した復調出力に基づいてキャリア再生を行う第 1 のキャリア再生手段と、受信  $C/N$  値を測定する手段と、同期捕捉後測定受信  $C/N$  値が予め定めた第 1 の閾値以上の  $C/N$  値のときには連続復調出力に基づいてキャリア再生を行う第 2 のキャリア再生手段と、同期捕捉後測定受信  $C/N$  値が前記第 1 の閾値未満であってかつ前記第 1 の閾値より低い第 2 の閾値以上の  $C/N$  値のときは高階層を除く階層の復調出力に基づいてキャリア再生を行う第 3 のキャリア再生手段を備えたことを特徴とする。

本発明にかかる階層化伝送デジタル復調器は、同期捕捉までの期間、第 1 のキャリア再生手段によってヘッダ区間の被変調波およびバーストシンボル信号の被変調波を復調した復調出力に基づいてキャリア再生が行われて、確実なキャリア再生が行われる。一方、 $C/N$  測定手段によって受信  $C/N$  値が測定され、同期捕捉後測定受信  $C/N$  値が予め定めた第 1 の閾値以上の  $C/N$  値のときには第 2 のキャリア再生手段により連続復調出力に基づいてキャリア再生が行われる。したがって、キャリア再生を行わない区間の周波数変動に追従できないために発生するジッタなどが防止される。同期捕捉後測定受信  $C/N$  値が前記第 1 の閾値未満であってかつ前記第 1 の閾値より低い第 2 の閾値以上の  $C/N$  値のときは第 3 のキャリア

再生手段により高階層を除く階層の復調出力に基づいてキャリア再生が行われ、確実なキャリア再生が行えることになる。

本発明にかかる階層化伝送ディジタル復調器は、第1のキャリア再生手段によるキャリア再生中と第1のキャリア再生手段以外のキャリア再生手段によるキャリア再生中とでキャリア再生ループ特性を異なる再生ループ特性に切り換える再生ループ特性切り換え手段を備えたことを特徴とする。

本発明にかかる階層化伝送ディジタル復調器は、第1のキャリア再生手段によるキャリア再生中と第1のキャリア再生手段以外のキャリア再生手段によるキャリア再生中とでキャリア再生ループ特性が異なる再生ループ特性に切り換えられる。このために、受信C/N値によって最適なループゲイン等が設定され、安定したキャリア再生が行える。

#### 図面の簡単な説明

第1図は、本発明の実施の一形態にかかる階層化伝送ディジタル復調回路の構成を示すブロック図である。

第2図は、本発明の実施の一形態にかかる階層化伝送方式におけるフレーム構成図および信号A I、A Oの波形図である。

第3図は、本発明の実施の一形態にかかる階層化伝送ディジタル復調回路における演算回路、数値制御発振器およびA F C回路の構成を示すブロック図である。

第4図は、本発明の実施の一形態にかかる階層化伝送ディジタル復調回路における伝送モード判定回路の伝送モードと階層組み合わせとの関係を示す図である。

第5図は、本発明の実施の一形態にかかる階層化伝送ディジタル

復調回路における復調ROMテーブルの説明図である。

第6図は、本発明の実施の一形態にかかる階層化伝送デジタル復調回路におけるゲインコントロール回路のループゲインと論理との関係を示す図である。

第7図は、本発明の実施の一形態にかかる階層化伝送デジタル復調回路における位相誤差テーブル（BPSK信号の場合）の説明図である。

第8図は、本発明の実施の一形態にかかる階層化伝送デジタル復調回路における位相誤差テーブル（QPSK信号の場合）の説明図である。

第9図は、本発明の実施の一形態にかかる階層化伝送デジタル復調回路における位相誤差テーブル（8PSK信号の場合）の説明図である。

第10図は、本発明の実施の一形態にかかる階層化伝送デジタル復調回路におけるCNR測定の説明に供する特性図である。

第11図は、本発明の実施の一形態にかかる階層化伝送デジタル復調回路におけるCNR測定回路の出力CNRコードとC/N値との関係を示す図である。

第12図は、本発明の実施の一形態にかかる階層化伝送デジタル復調回路における論理ゲート回路の構成を示すブロック図である。

第13図は、本発明の実施の一形態にかかる階層化伝送デジタル復調回路の作用の説明に供するフローチャートである。

#### 発明の実施の形態

以下、本発明にかかる階層化伝送デジタル復調器を実施の形態によって説明する。

第 1 図は本発明の実施の一形態にかかる階層化伝送ディジタル復調器の構成を示すブロック図である。

本発明の実施の一形態にかかる階層化伝送ディジタル復調器の説明の前に階層化伝送方式のフレーム構成について説明する。第 2 図 (a) は階層化伝送方式におけるフレーム構成の一例を示す図である。1 フレームはヘッダ部 192 シンボル 1 つと、203 シンボルおよび 4 シンボルからなる対が複数対で形成された 39936 シンボルで構成されている。

さらに詳細には、フレーム同期パターン (BPSK) 32 シンボル、伝送多重構成識別のための TMCC (Transmission and Multiplexing Configuration Control) パターン (BPSK) 128 シンボル、スーパーフレーム識別情報パターン 32 シンボル、主信号 (TC8PSK) 203 シンボル、バーストシンボル信号 (BPSK) 4 シンボル (第 2 図 (a) において BS と記載してある)、主信号 (TC8PSK) 203 シンボル、バーストシンボル信号 4 シンボル、……、主信号 (QPSK) 203 シンボル、バーストシンボル信号 4 シンボル、主信号 (QPSK) 203 シンボル、バーストシンボル信号 4 シンボルの順序で形成されている。ここで、8 フレームをスーパーフレームと称し、スーパーフレーム識別情報パターンはスーパーフレーム識別のための情報である。なお、フレーム同期パターンからスーパーフレーム識別情報パターン終了までの 192 シンボルはヘッダとも称される。

本発明の実施の一形態にかかる階層化伝送ディジタル復調器に戻って説明する。階層化伝送ディジタル復調器は演算回路 1、数値制御発振器 2、デジタルフィルタからなるレイズドコサイン特性の

ロールオフフィルタ 3、フレーム同期タイミング回路 4、伝送モード判別回路 5、キャリア再生用位相誤差検出回路 6、ローパスデジタルフィルタからなるキャリアフィルタ 7、ゲインコントロール回路 8、自動周波数制御 (AFC) 回路 9、CNR 測定回路 10 および論理ゲート回路 11 を備えている。

AFC 回路 9 は第 3 図に示すように、累積加算器 91 と累積加算器 91 の出力をラッチしラッチ出力を累積加算器 91 へ出力して加算させるラッチ回路 92 とを備えている。数値制御発振器 2 は第 3 図に示すように、ラッチ回路 92 のラッチ出力を受けて互いに逆極性の正弦波データ 23 a、23 b を出力する正弦波テーブル 23 と、ラッチ回路 92 のラッチ出力を受けて余弦波データ 24 a、24 b を出力する余弦波テーブル 24 とを備えて、ラッチ回路 92 の出力に基づいて互いに逆極性の正弦波データ 23 a、23 b および余弦波データ 24 a、24 b を出力して、AFC 回路 9 と協働して実質的に再生キャリアを形成する互いに逆極性の正弦波信号および余弦波信号を出力する。

演算回路 1 は第 3 図に示すように、準同期検波された I 軸のベースバンド信号 i と正弦波データ 23 a とを乗算する乗算器 1 a と、ベースバンド信号 i と余弦波データ 24 a とを乗算する乗算器 1 b と、準同期検波された Q 軸のベースバンド信号 q と逆極性の正弦波データ 23 b とを乗算する乗算器 1 d と、ベースバンド信号 q と余弦波データ 24 b とを乗算する乗算器 1 e と、乗算器 1 b の出力と乗算器 1 d の出力とを加算してベースバンド信号 I として出力する加算器 1 c と、乗算器 1 a の出力と乗算器 1 e の出力とを加算してベースバンド信号 Q として出力する加算器 1 f とを備えて、ベース



バンド信号  $i$ 、 $q$  を周波数同調させ、周波数同調した出力であるベースバンド信号  $I$ 、 $Q$  をそれぞれロールオフフィルタ 3 へ送出する。

フレーム同期タイミング回路 4 は、ロールオフフィルタ 3 から出力されるベースバンド信号  $I D$ 、 $Q D$  を受けて、TMCCパターンを伝送モード判定回路 5 へ送出する。伝送モード判定回路 5 は TMCCパターンをデコードした結果に基づいて第 4 図に示す階層組み合わせ、高階層信号である 8PSK 信号（8PSK 被変調波を復調した復調出力を 8PSK 信号と記す）、低階層信号である QPSK 信号（QPSK 被変調波を復調した復調出力を QPSK 信号と記す）、8PSK 信号と QPSK 信号、8PSK 信号と BPSK 信号（BPSK 被変調波を復調した復調出力を BPSK 信号と記す）を 2 ビットの伝送モード信号としてフレーム同期タイミング回路 4 へ送出する。

伝送モード信号は第 4 図に示すごとく、8PSK 信号のときは“00”、QPSK 信号のときは“01”、8PSK 信号と QPSK 信号のときは“10”、8PSK 信号と BPSK 信号のときは“11”である。

フレーム同期タイミング回路 4 は、ベースバンド信号  $I D$ 、 $Q D$  を受けて同期パターンを検出してフレーム同期信号  $FSYNC$  を出力すると共に、伝送モード信号を受けて、ヘッダ区間およびバーストシンボル信号区間高電位の第 2 図（b）に示す信号  $A I$  と、QPSK 信号区間高電位の第 2 図（c）に示す信号  $A O$  とを出力する。

キャリア再生用位相誤差検出回路 6 はベースバンド信号  $I D$ 、 $Q D$  および信号  $A I$ 、 $A O$  を受けて、位相誤差を検出し位相誤差に基づく位相誤差電圧を送出する。さらに詳細には、キャリア再生用位

相誤差検出回路 6 には第 5 図に示す復調 R O M テーブル、第 7 図に示す B P S K 信号に対する位相誤差テーブル、第 8 図に示す Q P S K 信号に対する位相誤差テーブルおよび第 9 図に示す 8 P S K 信号に対する位相誤差テーブルを備えて、信号 A I、A O に基づいて伝送モードを判別し、判別された伝送モードに基づいて位相誤差テーブルを選択し、ベースバンド信号 I D、Q D の信号点配置から位相を求め、該位相に対する位相誤差電圧を求めて送出する。

キャリア再生用位相誤差検出回路 6 において、例えば伝送モードが B P S K 信号（信号 A I、A O が “1、0”）であると判別されたときは、B P S K 信号の信号点の基準位置は 0（ $2\pi$ ）ラジアンおよび  $\pi$  ラジアンであり、第 7 図に示す位相誤差テーブルが選択され、位相が  $3\pi/2$  ラジアン以上から 0（ $2\pi$ ）ラジアンまでの増加方向の位相のときは位相に対して第 7 図（a）に示す負の位相誤差電圧が、位相が  $\pi/2$  ラジアン未満から 0（ $2\pi$ ）ラジアンまでの減少方向の位相のときは位相に対して第 7 図（a）に示す正の位相誤差電圧が出力され、位相が  $\pi/2$  ラジアン以上から  $\pi$  ラジアンまでの増加方向の位相のときは位相に対して第 7 図（a）に示す負の位相誤差電圧が、位相が  $3\pi/2$  ラジアン未満から  $\pi$  ラジアンまでの減少方向の位相のときは位相に対して第 7 図（a）に示す正の位相誤差電圧が出力される。この場合において位相誤差電圧は位相が  $3\pi/2$  ラジアン、 $\pi/2$  ラジアンのときが + 方向最大値または - 方向最大値である。

キャリア再生用位相誤差検出回路 6 において、例えば伝送モードが Q P S K 信号（信号 A I、A O が “0、1”）であると判別されたときは、第 8 図に示す位相誤差テーブルが選択され、Q P S K 信

号の信号点の基準位置は  $\pi/4$  ラジアン、  $3\pi/4$  ラジアン、  $5\pi/4$  ラジアン、  $7\pi/4$  ラジアンであり、この場合において位相誤差電圧は位相が  $0$  ( $2\pi$ ) ラジアン、  $\pi/2$  ラジアン、  $\pi$  ラジアン、  $3\pi/4$  ラジアンのときが + 方向最大値または - 方向最大値であって、BPSK 信号のときの最大値に対して  $1/2$  である。伝送モードが QPSK 信号であると判別されたときの位相誤差電圧の送出についての説明は省略するが、伝送モードが BPSK 信号の場合の説明から容易に理解されよう。

伝送モードが 8PSK 信号 (信号 A I、A O が “0、0”) であると判別されたときは、第 9 図に示す位相誤差テーブルが選択され、8PSK 信号の信号点の基準位置は  $0$  ( $2\pi$ ) ラジアン、  $\pi/4$  ラジアン、  $\pi/2$  ラジアン、  $3\pi/4$  ラジアン、  $\pi$  ラジアン、  $5\pi/4$  ラジアン、  $3\pi/2$  ラジアンおよび  $7\pi/4$  ラジアンであり、この場合において位相誤差電圧は位相が  $\pi/8$  ラジアン、  $3\pi/8$  ラジアン、  $5\pi/8$  ラジアン、  $7\pi/8$  ラジアン、  $9\pi/8$  ラジアン、  $11\pi/8$  ラジアン、  $13\pi/8$  ラジアン、  $15\pi/8$  ラジアンのときが + 方向最大値または - 方向最大値であって、BPSK 信号のときの最大値に対して  $1/4$  である。

伝送モードが 8PSK 信号であると判別されたときの位相誤差電圧の送出についての説明は省略するが、伝送モードが BPSK 信号の場合の説明から容易に理解されよう。

キャリア再生用位相誤差検出回路 6 から出力された位相誤差電圧は、ディジタルローパスフィルタからなるキャリアフィルタ 7 に供給して位相誤差電圧を平滑化する。この場合において後記する論理ゲート回路 11 から出力される CNR コードおよび信号 A I、A O

によって求めたモード 0 に従うキャリアフィルタ制御信号 (CRFLGP) によって選択的にフィルタ動作を行わせる。

キャリアフィルタ 7 からの出力はゲインコントロール回路 8 に供給して、ゲインコントロール回路 8 において後記する論理ゲート回路 11 から高 C/N 値、中 C/N 値のときに出力されるゲイン制御信号 (GCONT) によって、例えば第 6 図に示すように、ゲイン制御信号 (GCONT) が高電位のときにはキャリアフィルタ 7 の出力を 2 倍するなどの高ゲインに制御し、ゲイン制御信号 (GCONT) が低電位のときにはキャリアフィルタ 7 の出力をそのまま出力するなどの低ゲインに制御し、ゲインコントロール回路 8 からの出力を AFC 回路 9 に供給して AFC 回路 9 にて生成されているスキャンニングステップ周波数を定める電圧値に加算するべく、AFC 回路 9 の累積加算器 91 に供給して、数値制御発振器 2 の発振周波数の変化を早める。

CNR 測定回路 10 はベースバンド信号 ID、QD を受けて、ベースバンド信号 ID、QD から求めた信号点配置データの分散値を求め、該分散値を所定の閾値と比較し、閾値を超える分散値の所定単位時間中における発生回数 (DSMS) を計数して、発生回数

(DSMS) に基づいて実験にて求めた第 10 図に示すテーブルを参照して C/N 値を求め 2 ビットの CNR コードとして出力する。この CNR コード 0 よ、例えば第 11 図に示すように、9 dB 以上のときは高 CNR として “00” に定め、4 dB 以上 9 dB 未満のときは中 CNR として “01” に定め、4 dB 未満のときは低 CNR として “10” に定めてある。

論理ゲート回路 11 はフレーム同期タイミング回路 4 から出力さ

れる信号 A I、A O と C N R 測定回路 10 から出力される C N R コードとを受けて、キャリアフィルタ制御信号 (C R F L G P) およびゲイン制御信号 (G C O N T) を出力する。

さらに詳細には、論理ゲート回路 11 は第 12 図に示すように、C N R コードとを受けて、高 C / N、中 C / N、低 C / N に基づく信号を出力するナンドゲート 111、112、113、信号 A I、A O を受けて第 2 図 (d) に示すように B P S K 信号、バーストシンボル信号、または Q P S K 信号のときに高電位出力を発生する信号 G を出力するオアゲート 114、高 C / N のときに高電位出力を発生するインバータ 115、中 C / N のとき信号 G を送出するナンドゲート 116、低 C / N のとき信号 A I を送出するナンドゲート 117、インバータ 115 の出力とナンドゲート 116 の出力とナンドゲート 117 の出力を入力としてキャリアフィルタ制御信号 (C R F L G P) を出力するオアゲート 118、高 C N R または低 C N R のときに高電位のゲイン制御信号 (G C O N T) を出力するナンドゲート 119 から構成してある。

したがって、論理ゲート回路 11 から高 C / N のときには識別モード L に無関係に (ヘッダ期間、バーストシンボル信号期間、Q P S K 信号期間、8 P S K 信号期間の何れの期間においても) 高電位のキャリアフィルタ制御信号 (C R F L G P) が出力され、中 C / N のときにはヘッダ期間、バーストシンボル信号期間、Q P S K 信号期間の何れの期間においても高電位のキャリアフィルタ制御信号 (C R F L G P) が出力され、低 C / N のときにはヘッダ期間、バーストシンボル信号期間の何れの期間においても高電位のキャリアフィルタ制御信号 (C R F L G P) が出力される。その他のとき

には低電位のキャリアフィルタ制御信号 (C R F L G P) が出力される。さらに、論理ゲート回路 11 から高 C/N または中 C/N のときに高電位のゲイン制御信号 (G C O N T) が出力され、低 C/N のときには低電位のゲイン制御信号 (G C O N T) が出力される。

高電位のキャリアフィルタ制御信号 (C R F L G P) が出力されるときはキャリアフィルタ 8 はフィルタ動作を行って、位相誤差電圧が平滑化されて出力される。低電位のキャリアフィルタ制御信号 (C R F L G P) が出力されるときはキャリアフィルタ 8 はフィルタ動作を停止し、その直前における出力がホールドされて、出力される。高電位のゲイン制御信号 (G C O N T) が出力されるときは、ゲインコントロール回路 8 はキャリアフィルタ 7 からの出力が 2 倍されて送出される。低電位のゲイン制御信号 (G C O N T) が出力されるときは、ゲインコントロール回路 8 はキャリアフィルタ 7 からの出力がそのまま出力される。

以上のように構成された本発明にかかる階層化伝送ディジタル復調器において、ベースバンド信号  $i$ 、 $q$  に数値制御発振器 2 から出力される直交する再生キャリアが演算回路 1 において乗算されてベースバンド信号  $i$ 、 $q$  が周波数同調され、ベースバンド信号  $I D$ 、 $Q D$  としてローパスフィルタ 3 を介してフレーム同期タイミング回路 4 に送出される。フレーム同期タイミング回路 4 から T M C C パターンが伝送モード判定回路 5 に供給されて T M C C パターンがデコードされて伝送モード信号がフレーム同期タイミング回路 4 へ送出される。

ベースバンド信号  $I D$ 、 $Q D$  および伝送モード信号を受けたフレーム同期タイミング回路 4 からはフレーム同期パターンを検出して

フレーム同期信号 SYNC と信号 AI、AO が送出される。フレーム同期信号 SYNC はゲインコントロール回路 8 へ送出され、フレーム同期検出ごとにゲインコントロール回路 8 の動作がリセットされる。信号 AI、AO はキャリア再生用位相誤差検出回路 6 および論理ゲート回路 11 へ送出される。

ベースバンド信号 ID、QD と信号 AI、AO とを受けたキャリア再生用位相誤差検出回路 6 ではベースバンド信号と信号 AI、AO とに基づいて位相誤差テーブルが選択され、位相誤差電圧が検出されて、検出された位相誤差電圧はキャリアフィルタ 7 へ送出されて、平滑化される。一方、ベースバンド信号 ID、QD を受けた CNR 測定回路 10 ではベースバンド信号 ID、QD の信号点配置に基づき DSMS が計数され、計数された DSMS に基づいて C/N 値が求められ、CNR コードで出力される。

CNR コードおよび信号 AI、AO を受けた論理ゲート回路 11 では、高 C/N、中 C/N、低 C/N であるかが検出され、高 C/N、又は中 C/N と検出されたときはゲイン制御信号 (GCONT) がゲインコントロール回路 8 に送出され、ゲインコントロール回路 8 が高ループゲインに制御されて、キャリアフィルタ 7 から出力される位相誤差電圧が 2 倍されて送出される。論理ゲート回路 11 において低 C/N と検出されたときはゲイン制御信号 (GCONT) によってゲインコントロール回路 8 が低ループゲインに制御され、キャリアフィルタ 7 から出力される位相誤差電圧がそのまま送出される。

ゲインコントロール回路 8 からの出力を受けて AFC 回路 9 は、ゲインコントロール回路 8 からの出力電圧に AFC 回路 9 にて生成

されているスキランニングステップ周波数を定める電圧値が累積加算器 9 1 において累積加算されて、数値制御発振器 2 からの発振周波数が変更されて周波数スキランニング幅が変化させられて、再生キャリア周波数が変化させられる。

次に、以上のように構成された本発明にかかる階層化伝送ディジタル復調器の作用について第 1 3 図に示すフローチャートに基づいて説明する。

電源が投入されると、A F C 回路 9 の作用に基づいて周波数スキランが行われて再生キャリア周波数が変動させられ（ステップ S 1）、ゲインコントロール回路 8 が低ループゲインに制御され、フレーム同期パターンが検出されるまでステップ S 1 から実行してフレーム同期パターンが検出されるのを待つ（ステップ S 2）。フレーム同期パターンが検出されるとバースト復調モード 0 にされて、B P S K 信号およびバーストシンボル信号の復調が行われる（ステップ S 3）。ステップ S 3 に続いて受信 C / N が測定される（ステップ S 4）。

ステップ S 4 における受信 C / N 値の測定に続いてフレーム同期信号 F S Y N C が連続して複数回検出されたか否かがチェックされる（ステップ S 5）。ステップ S 5 においてフレーム同期信号 F S Y N C が連続して複数回検出されないときフレーム同期確定せずとしてステップ S 1 から再び実行される。ステップ S 5 においてフレーム同期信号 F S Y N C が連続して複数回検出されたときはフレーム同期確定とされて、ステップ S 5 に続いて T M C C パターンのデコード出力に基づいて伝送モードの解読がなされる（ステップ S 6）。

ステップ S 6 に続いて、受信 C / N は高 C / N 値であるか否かが



チェックされる（ステップ S 7）。ステップ S 7 において高 C / N 値であると判別されると、ステップ S 7 に続いて階層別復調、すなわち連続復調がなされ（ステップ S 8）、続いてゲインコントロール回路 8 のゲインが高ループゲインに設定され（ステップ S 9）、続いてステップ S 4 から実行される。

ステップ S 7 ～ステップ S 9 では、インバータ 115 から出力される高電位信号がキャリアフィルタ制御信号（C R F L G P）として送出され、キャリアフィルタ 7 は動作状態に制御され、ヘッダ区間、バーストシンボル信号区間、Q P S K 信号区間および 8 P S K 信号区間が入力順に順次復調される。この場合、ナンドゲート 119 から高電位信号がゲイン制御信号（G C O N T）として送出されて、ゲインコントロール回路 8 は高ゲイン状態に制御される。

ステップ S 7 において受信 C / N が高 C / N 値でないと判別されたときは、中 C / N 値か否かがチェックされる（ステップ S 10）。ステップ S 10 において中 C / N 値でないと判別されたときはステップ S 10 に続いてステップ S 2 から再び実行される。ステップ S 10 において中 C / N 値でないと判別されたときは低 C / N 値のときであって、ナンドゲート 119 から低電位信号がゲイン制御信号（G C O N T）として送出されて、ゲインコントロール回路 8 は低ゲイン状態に制御される。

また、低 C / N 値のときには、ナンドゲート 117 から出力される高電位信号がキャリアフィルタ制御信号（C R F L G P）として送出され、キャリアフィルタ 7 は動作状態に制御され出力され、ヘッダ区間およびバーストシンボル信号区間、すなわち B P S K 信号区間（バーストシンボル信号区間を含む）が復調されることになる。

ステップ S 1 0 において受信 C / N が中 C / N 値であると判別されたときは、ステップ S 1 0 に続いて低階層信号が Q P S K 信号あるか否かがチェックされる（ステップ S 1 1）。ステップ S 1 1 において低階層信号が Q P S K 信号であると判別されたときは、ナンドゲート 1 1 6 から出力される高電位信号がキャリアフィルタ制御信号（C R F L G P）として送出され、キャリアフィルタ 7 は動作状態に制御され出力され、ヘッダ区間、バーストシンボル信号区間および Q P S K 信号区間、すなわち第 2 図（d）に示す G タイミング区間が順次復調されることになる（ステップ S 1 3）。

ステップ S 1 3 に続いて、ナンドゲート 1 1 9 から高電位信号がゲイン制御信号（G C O N T）として送出されて、ゲインコントロール回路 8 は高ゲイン状態に制御され、次いでステップ S 4 から実行される（ステップ S 1 4）。

ステップ S 1 1 において低階層信号が Q P S K 信号でないと判別されたときは、8 P S K 信号のときであって、オアゲート 1 1 8 から低電位のキャリアフィルタ制御信号（C R F L G P）が出力されてキャリアフィルタのフィルタ動作は停止され、ナンドゲート 1 1 9 から高電位信号がゲイン制御信号（G C O N T）として送出されて、ゲインコントロール回路 8 は高ゲイン状態に制御され、次いでステップ S 4 から実行される（ステップ S 1 2）。

上記において説明したように、本発明の実施の一形態にかかる階層化伝送ディジタル復調器によれば、同期捕捉確定までの期間ヘッダ区間およびバーストシンボル信号の復調出力に基づいてキャリア再生が行われて、確実に捕捉性能のよいキャリア再生が行われる。

一方、C N R 測定回路 1 0 によって受信 C / N 値が測定され、同期

捕捉後高 C / N 値のときには連続復調出力に基づいてキャリア再生が行われ、バースト復調モードのキャリアフィルタホールド時の周波数変動に基づくジッタ発生などが防止される。同期捕捉後中 C / N 値のときは 8 P S K 信号を除く階層の復調出力に基づいてキャリア再生が行われ、上記と同様に主信号 (Q P S K) で安定したキャリア再生が行えることになる。

本発明の実施の一形態にかかる階層化伝送ディジタル復調器によれば、同期捕捉までのキャリア再生中とそれ以後のキャリア再生中でキャリア再生ループ特性が異なる再生ループ特性に切り換えられて、最適で安定したキャリア再生が確実に行えることになる。

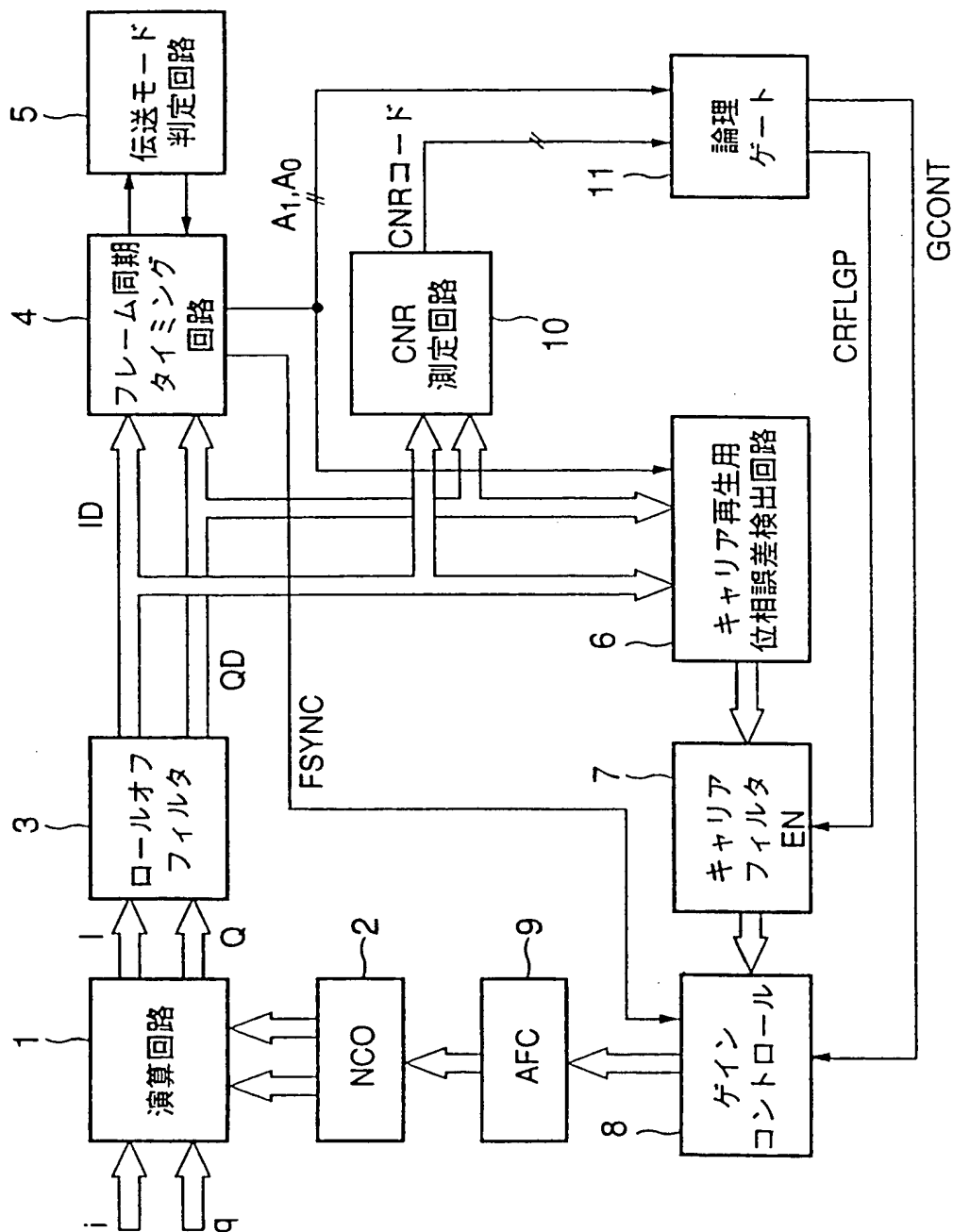
#### 産業上の利用可能性

以上説明したように本発明にかかる階層化伝送ディジタル復調器によれば、フレーム同期捕捉までの期間には確実なキャリア再生が行え、同期捕捉後において高 C / N 値のときには連続復調出力に基づきキャリア再生が行われるため、ジッタ発生などが防止されるという効果が得られる。また、同期捕捉後において中 C / N 値のときは高階層を除く階層の復調出力に基づいてキャリア再生が行われ、その必要とする階層においてジッタのない安定したキャリア再生が行えるという効果が得られる。

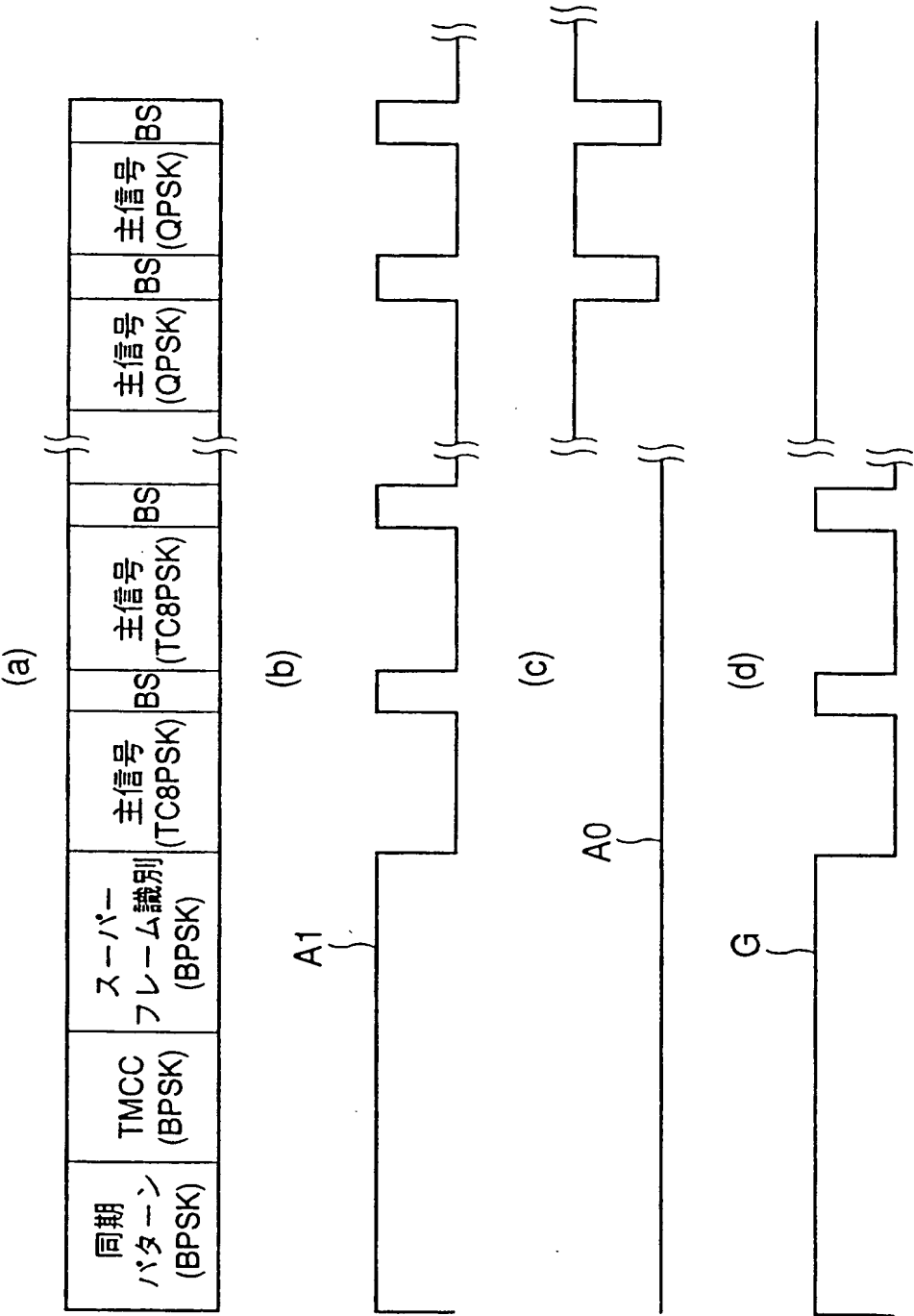
## 請 求 の 範 囲

1. ヘッダ区間の被変調波およびバーストシンボル信号の被変調波を復調した復調出力に基づいてキャリア再生を行う第1のキャリア再生手段と、受信C/N値を測定するC/N測定手段と、同期捕捉後測定受信C/N値が予め定めた第1の閾値以上のときには復調出力に基づいてキャリア再生を行う第2のキャリア再生手段と、同期捕捉後測定受信C/N値が前記第1の閾値未満であってかつ前記第1の閾値より低い第2の閾値以上のときは高階層を除く階層の復調出力に基づいてキャリア再生を行う第3のキャリア再生手段を備えたことを特徴とする階層化伝送ディジタル復調器。
2. 請求の範囲第1項記載の階層化伝送ディジタル復調器において、第1のキャリア再生手段によるキャリア再生中と第1のキャリア再生手段以外のキャリア再生手段によるキャリア再生中とでキャリア再生ループ特性を異なる再生ループ特性に切り換える再生ループ特性切り換え手段を備えたことを特徴とする階層化伝送ディジタル復調器。
3. 被変調波を復調してキャリア再生を行う階層化伝送ディジタル復調器において、同期捕捉後のキャリア再生が、受信C/N値を測定するC/N測定手段によって得られた、同期捕捉後の測定C/N値に対応した復調出力に基づいて行われることを特徴とする階層化伝送ディジタル復調器。

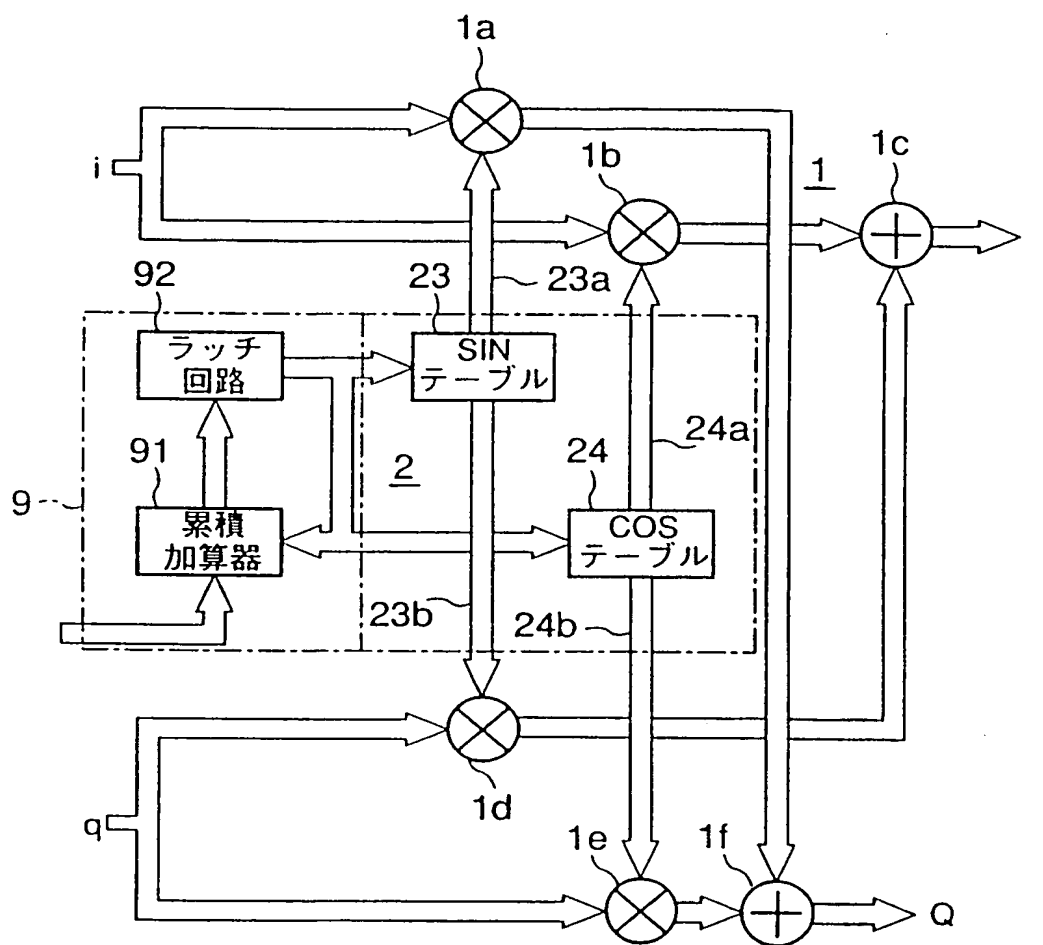
第 1 図



第 2 図



## 第 3 図



## 第 4 図

伝送モード	階層組み合わせ
00	8PSK
01	QPSK
10	8PSK+QPSK
11	8PSK+BPSK

## 第 5 図

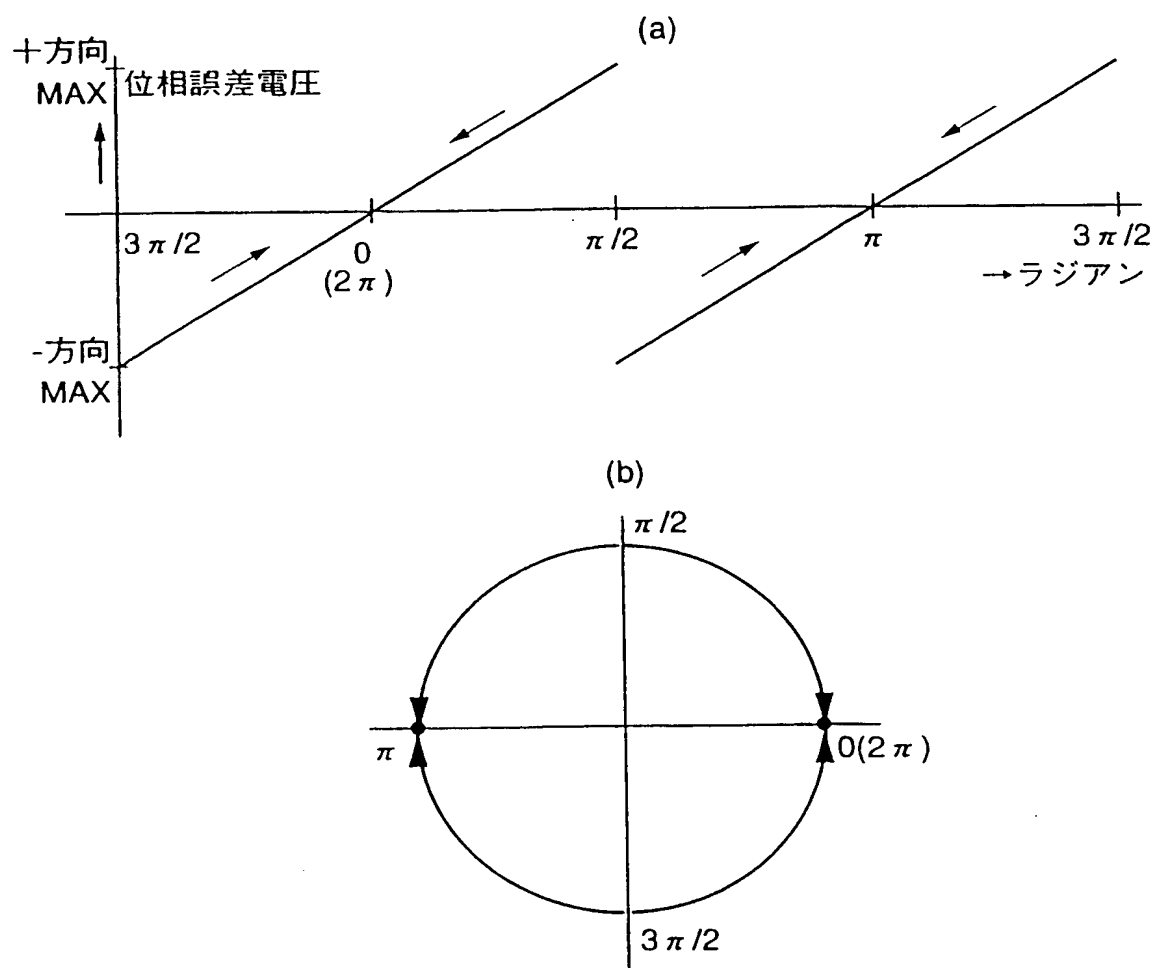
復調ROMテーブル	A1	A0
8PSK	0	0
QPSK	0	1
BPSK	1	0

## 第 6 図

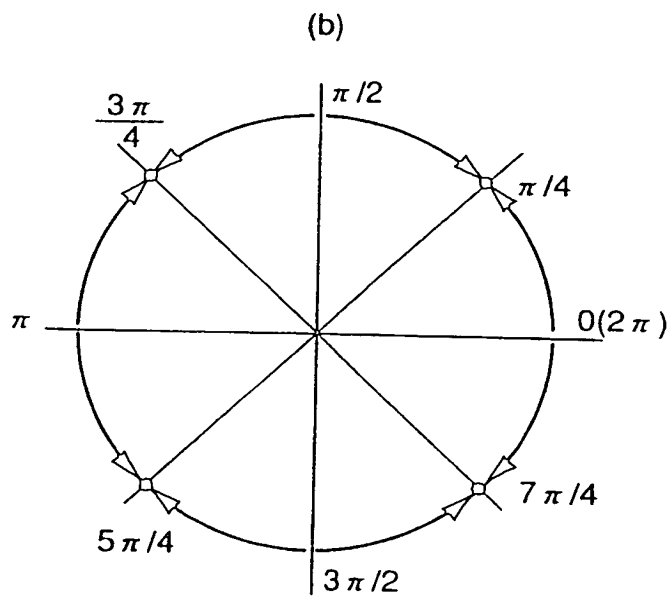
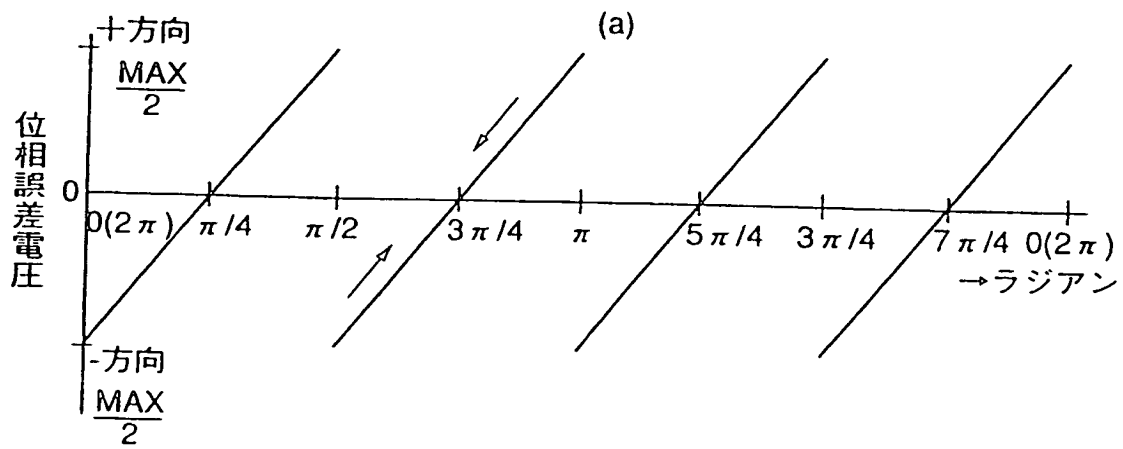
ループゲイン	論理
高	H
低	L



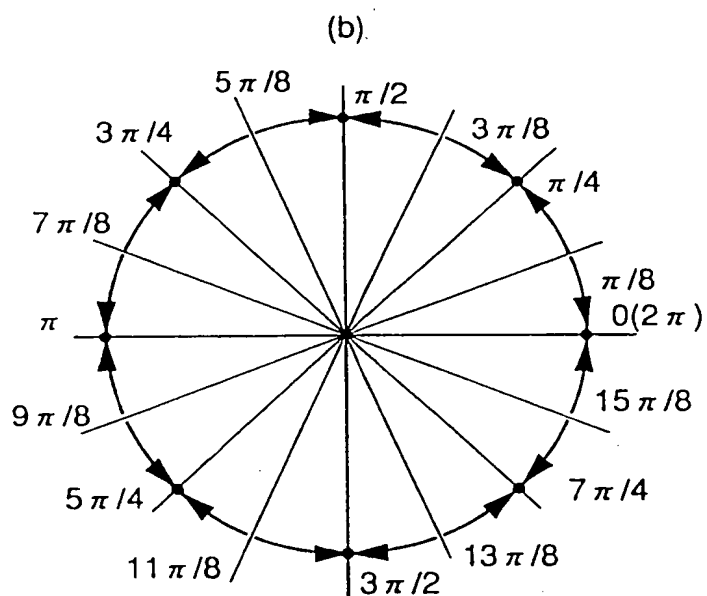
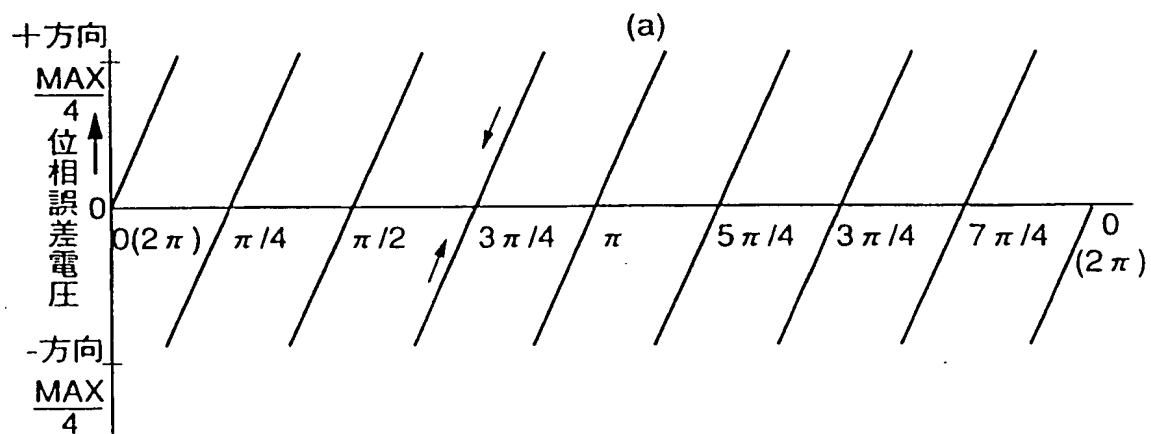
## 第 7 図



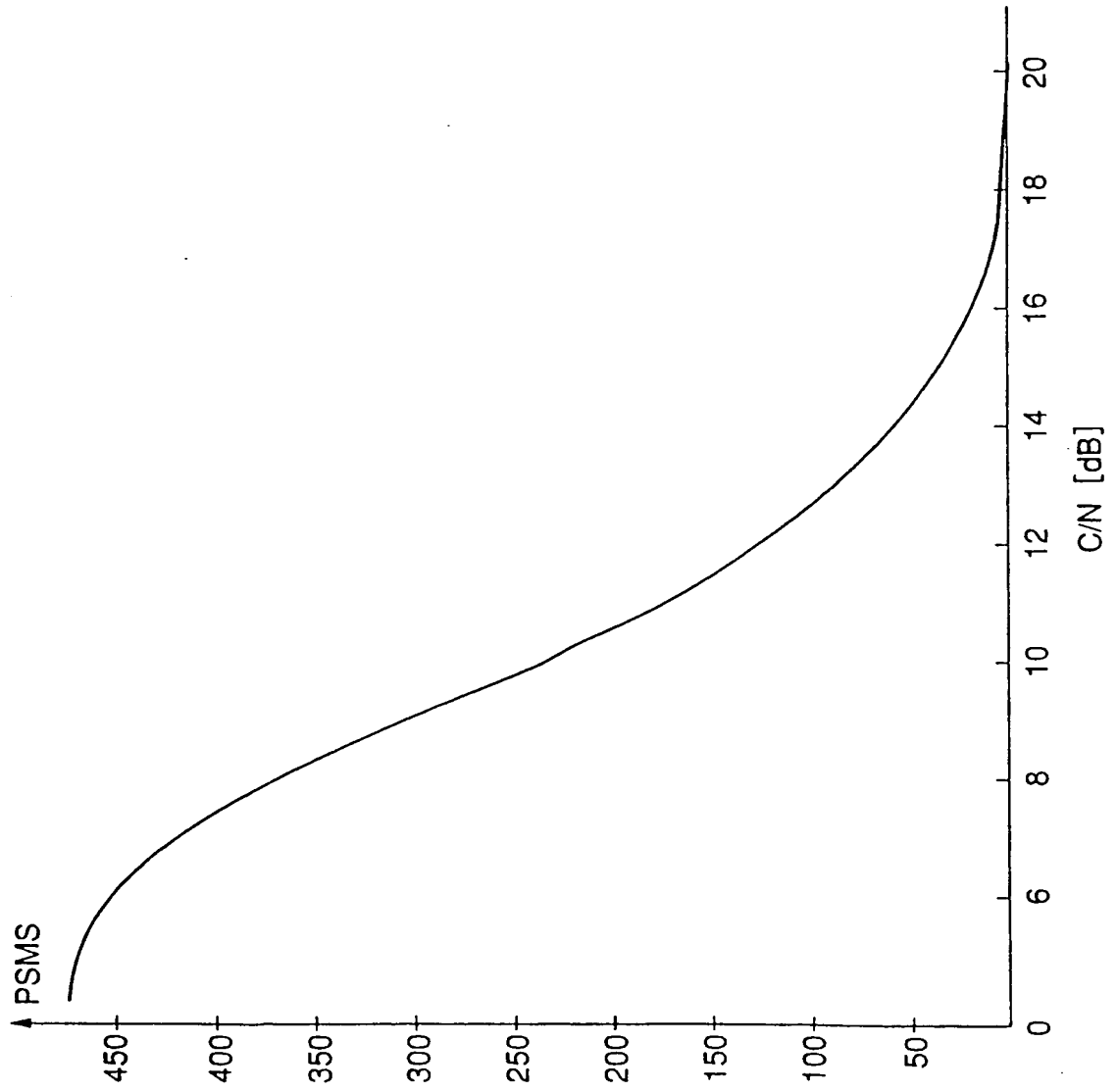
## 第 8 図



## 第 9 図



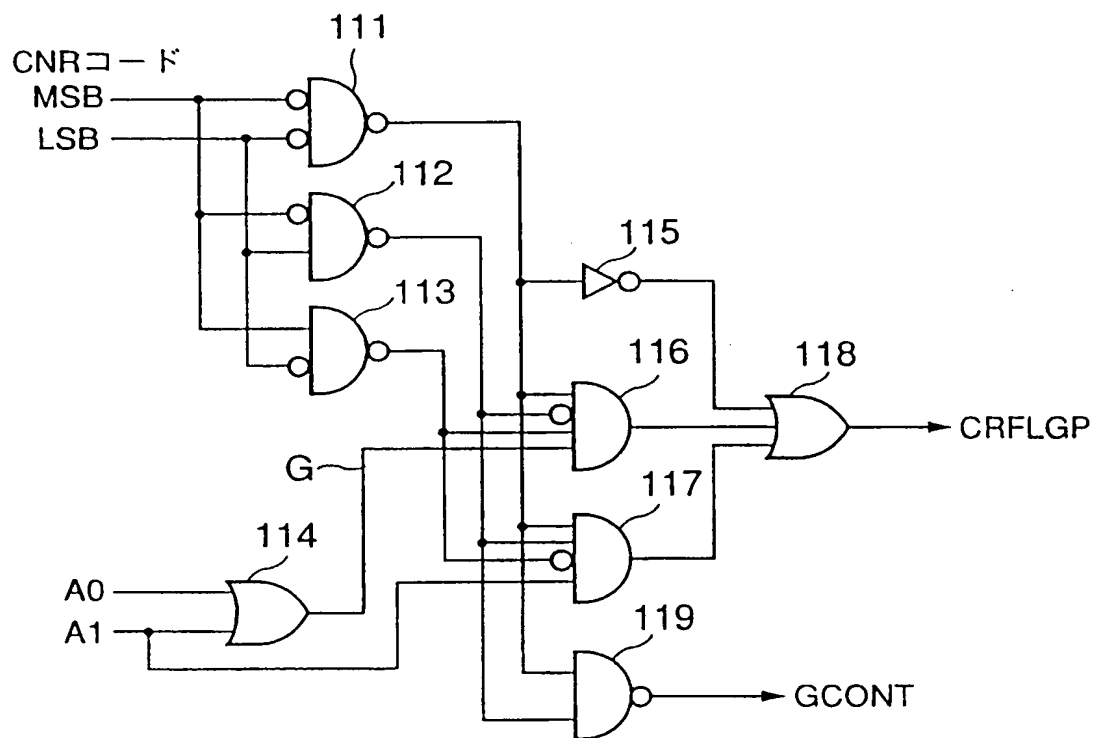
第 10 図



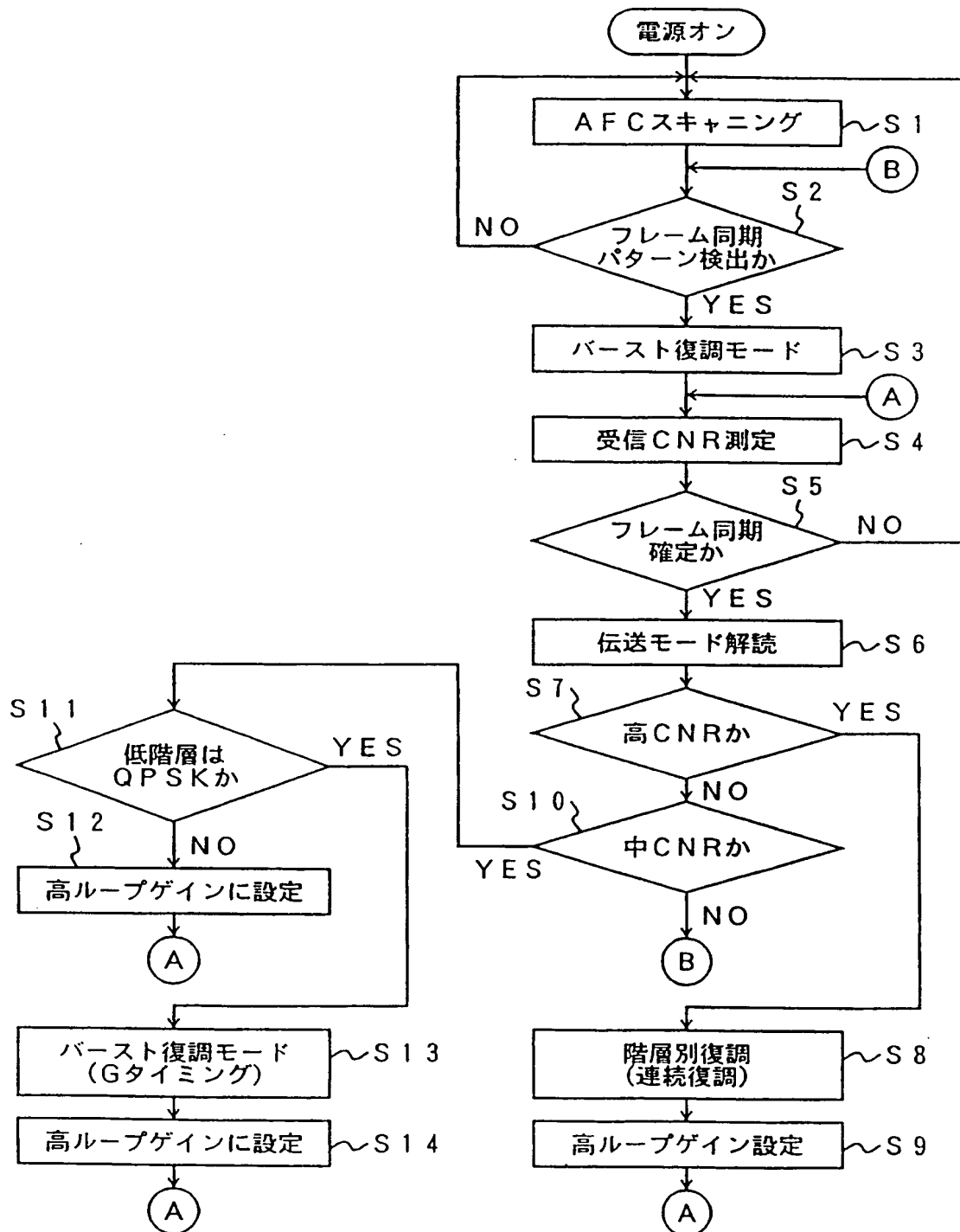
第 11 図

CNRコード	CNR範囲
00	高CNR 9dB以上
01	中CNR 4dB以上9dB未満
10	低CNR 4dB未満

第 12 図



## 第 13 図



# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP98/05379

## A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl<sup>6</sup> H04L27/22

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>6</sup> H04L27/00-27/38

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1926-1998

Kokai Jitsuyo Shinan Koho 1971-1998

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 5-327807, A (Matsushita Electric Industrial Co., Ltd.), 10 December, 1993 (10. 12. 93), Page 10, left column, line 45 to right column line 45 ; Figs. 38, 41 & EP, 506400, B1 & DE, 69223541, E & US, 5600672, A & US, 5555275, A & CN, 1066946, A	3
Y	JP, 55-6965, A (Tokyo Shibaura Electric Co., Ltd.), 18 January, 1980 (18. 01. 80), Page 2, lower right column, line 17 to page 3, upper left column, line 2 ; Fig. 11 (Family: none)	3
A	JP, 9-321813, A (Nippon Hoso Kyokai), 12 December, 1997 (12. 12. 97), Page 4, right column, lines 6 to 18 ; Fig. 1 (Family: none)	1-3

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search  
23 February, 1999 (23. 02. 99)

Date of mailing of the international search report  
9 March, 1999 (09. 03. 99)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP98/05379

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 63-234759, A (Hitachi, Ltd.), 30 September, 1988 (30. 09. 88), Page 2, lower left column, lines 7 to 13 ; Fig. 1 & US, 4856027, A & CA, 1303691, C	1-3
A	JP, 5-145588, A (Toshiba Corp.), 11 June, 1993 (11. 06. 93), Page 3, left column, lines 32 to 46 ; Fig. 1 (Family: none)	1-3



## 国際調査報告

国際出願番号 PCT/J P 98/05379

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl.<sup>6</sup> H04L27/22

## B. 調査を行った分野

## 調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl.<sup>6</sup> H04L27/00-27/38

## 最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1998

日本国公開実用新案公報 1971-1998

## 国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P, 5-327807, A (松下電器産業株式会社), 10. 12月. 1993 (10. 12. 93), 第10頁左欄第45行目-右欄第45行目, 第38図, 第41図&EP, 506400, B1 &DE, 69223541, E&US, 5600672, A&US, 5555275, A&CN, 1066946, A	3
Y	J P, 55-6965, A (東京芝浦電気株式会社), 18. 1月. 1980 (18. 01. 80), 第2頁右下欄第17行目-第3頁左上欄第2行目, 第11図 (ファミリーなし)	3
A	J P, 9-321813, A (日本放送協会), 12. 12月. 1997 (12. 12. 97), 第4頁右欄第6行目-第18行目,	1-3

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&amp;」 同一パテントファミリー文献

国際調査を完了した日

23. 02. 99

国際調査報告の発送日

09.03.99

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

北村 智彦

印

5 K

9647

電話番号 03-3581-1101 内線 3556

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
	第1図 (ファミリーなし)	
A	JP, 63-234759, A (株式会社日立製作所), 30. 9月. 1988 (30. 09. 88), 第2頁左下欄第7行目-第13行目, 第1図&US, 4856027, A&CA, 1303691, C	1-3
A	JP, 5-145588, A (株式会社東芝), 11. 6月. 1993 (11. 06. 93), 第3頁左欄第32行目-第46行目, 第1図 (ファミリーなし)	1-3